

İsim :	BLM2612 Bilgisayar Donanımı 2017/2 Final – 8 Haziran 2018 Süre: 90 dk	S1 (35p)	S2 (20p)	S3 (25p)	S4 (20p)	Σ (100p)
No :						
İmza :						

**Soru 1)** Şekil ile verilen virtual memory, TLB, page table, cache yapısı için Page size 1KB, Veri yolu genişliği 32 bit, Virtual address genişliği 20 bit, Physical address genişliği 18 bit olarak veriliyor.

- a) Buna göre sistem adres dönüşümünde oluşan adres parçalarının kaç bit uzunlukta olduğunu ve page table satır sayısını şekil üzerinde soru işaretli alanlara yazınız. (Hesaplamalarınızı gösterin)
- b) Aşağıda verilen TLB ve Page table içeriğine göre, virtual adresler için verilen tabloları doldurunuz (hex olarak).

Virtual address: 0x04AA4 = 0000 0100 1010 1010 0100

VPN	0x 012
VPO	0x 2A4
TLBT	0x 012
TLB hit? (hit/miss)	hit
Page Fault? (yes/no)	no
PPN	0x A1
Physical address	0x 286A4

Page Table		
VPN	PPN	Valid
000	1F	1
001	28	1
002	93	1
003	AB	0
004	D6	0
005	53	1
006	1F	1
007	80	1
008	02	0
009	35	1
00A	41	0
00B	86	1
00C	A1	1
00D	D5	1
00E	8E	0
00F	D4	0
010	60	0
011	57	0
012	A1	1
013	35	1
014	0D	0
015	2B	0
016	9F	0
017	62	0
018	C3	1
019	04	0
01A	F1	1
01B	12	1
01C	30	0
01D	4E	1
01E	57	1
01F	38	1
...	...	...
...	...	...

Virtual address: 0x078E6 = 0000 0111 1000 1110 0110

VPN	0x 01E
VPO	0x 0E6
TLBT	0x 01E
TLB hit? (hit/miss)	miss
Page Fault? (yes/no)	no
PPN	0x 57
Physical address	0x 15CE6

PPN: 1F  
28  
93

- c) Boş bir cache ile başlandığı varsayılarak, sırasıyla 0x000F4, 0x004E2 ve 0x008F1 virtual adreslerine erişilmek istenirse cache içeriğinin son hali nasıl olur çizerek gösteriniz.

0x00F4 : 0000 0000 00 00 1111 0100  
0x004E2 : 0000 0000 01 00 1110 0010  
0x008F1 : 0000 0000 10 00 1111 0001

VPN

TLB		
Tag	PPN	Valid
01E	71	0
013	35	1
3A1	F1	0
022	30	1
012	A1	1
033	4E	1
000	1F	1
324	09	0

TLB – Translation Lookaside Buffer  
TLBT – TLB tag  
PPN – Physical page number  
PPO – Physical page offset  
VPN – Virtual page number  
VPO – Virtual page offset  
CT – Cache tag  
CI – Cache index  
CWO – Cache word offset  
CBO – Cache byte offset

1KB Page büyüklüğü  $\Rightarrow 2^{10} B \Rightarrow PPO = 10$   
VPO = 10

VPN = 20 - 10 = 10

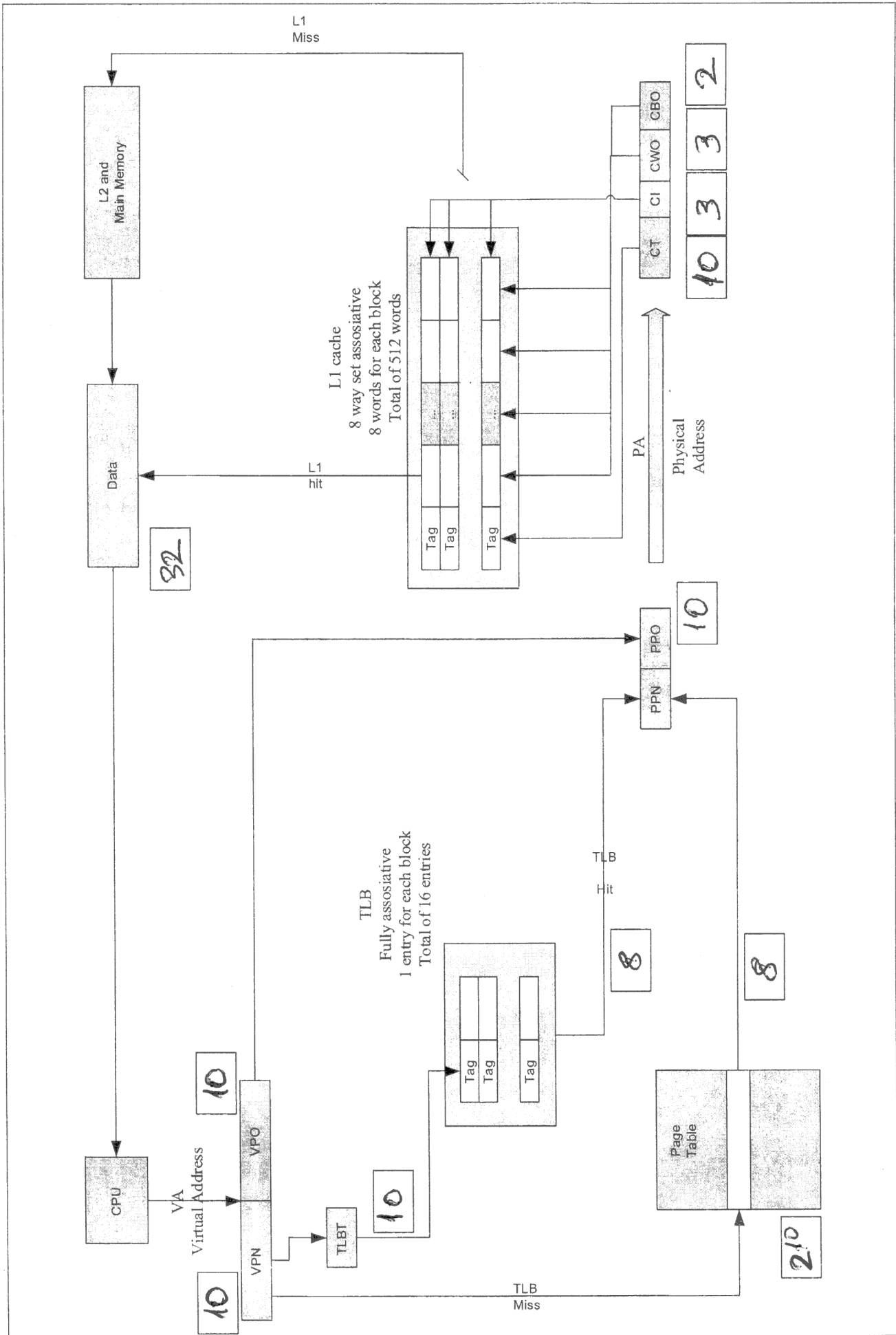
PPN = 18 - 10 = 8

L1 cache 512 word / (8set x 8word/set) = 8 satır  $\Rightarrow CI = 3 bit$

32 bit / 8bit = 4 byte/word  $\Rightarrow CBO = 2 bit$

8 word/block  $\Rightarrow CWO = 3 bit$

CT = 18 - (2+3+3) = 10 bit



**Soru 2) Komut Seti Mimarisi**

- a) Aşağıda verilen ondalık sayıları sekiz bit olacak şekilde ikili sayılara çeviriniz. Aritmetik sağa ve sola öteleme işlemini gerçekleştirerek taşma (V) bitinin değerini elde ediniz.

(+62)

(-75)

62 → 0011 1110  
75 → 0100 1011  
-75 → 1011 0101

	A=+62		B=-75	
İşlem	0011 1110	V (Taşma)	1011 0101	V (Taşma)
Aritmetik Sola ötele	0111 1100	0	0110 1010	1
Aritmetik Sağa ötele	0001 1111	0	1101 1010	0

- b) İşaretili ikiye tümlemeli A ve B sayıları, çıkarma işlemi yapılarak karşılaştırma (compare instruction) yapılmaktadır. Çıkarma işlemi sonucunda durum bitleri güncellenmektedir.

- A-B farkını bulunuz ve ikili sonuçları yorumlayınız?
- N (işaret), Z (sıfır) ve V (Taşma) durum bitlerinin değerini bulunuz?
- Aşağıdaki tabloda verilen dallanma komutlarının durumunu inceleyiniz? Durum bitleri kullanarak koşulları test ediniz ve dallanma olup olmayacağını doğru veya yanlış yazarak belirtiniz?

$-B = 1010111$

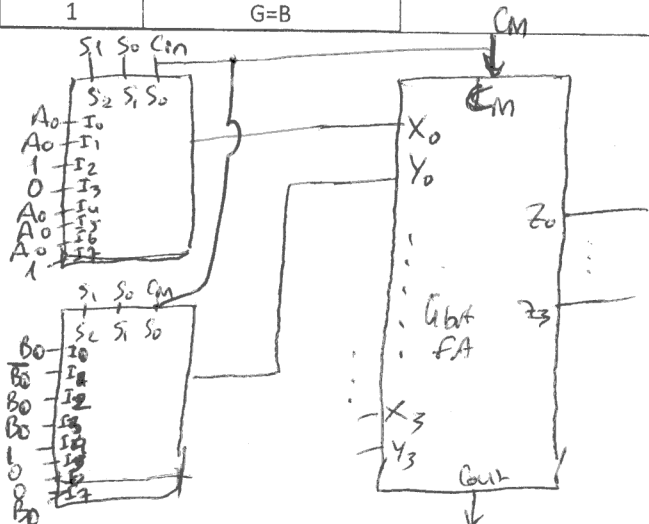
$-B = 10100010$

Mnemonic	Durum	Test	(-36) A=11011110B (96) B=01011110B	(32) A=01010010B (47) B=11010001B
(A-B) sonucu			1000 0000	1000 0001
N, Z, V			N=1 Z=0 V=0	N=1 Z=0 (V=1)
BG	A>B	(N⊕V)+Z=0	False	True
BGE	A≥B	N⊕V=0	False	True
BL	A<B	N⊕V=1	True	False
BLE	A≤B	(N⊕V)+Z=1	True	False

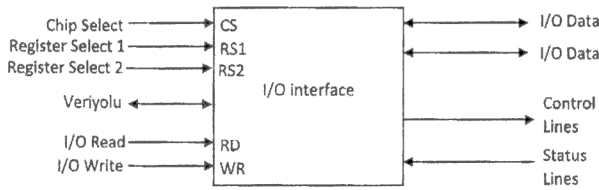
**Soru 3)** S1 ve S0 işlem seçme uçları ve Cin (elde biti girişi) ile aşağıda verilen aritmetik işlemleri gerçekleştiren 4 bitlik aritmetik devreyi multiplexer kullanarak tasarlayınız.

S <sub>1</sub>	S <sub>0</sub>	C <sub>in</sub>	Operations
0	0	0	G=A+B
0	0	1	G=A-B
0	1	0	G=B-1
0	1	1	G=B+1
1	0	0	G=A-1
1	0	1	G=A+1
1	1	0	G=A
1	1	1	G=B

S <sub>1</sub> S <sub>0</sub>	C <sub>in</sub> =0	C <sub>in</sub> =1
00	X <sub>i</sub> Y <sub>i</sub>	X <sub>i</sub> Y <sub>i</sub>
01	A <sub>i</sub> B <sub>i</sub>	A <sub>i</sub> B <sub>i</sub>
10	A <sub>i</sub> all 1's	A <sub>i</sub> all 0's
11	A <sub>i</sub> all 0's	all 1's B <sub>i</sub>



Soru 4) Aşağıdaki şekil ile tanımlanmış 8 bitlik veriyoluna sahip I/O arayüzü ve buna ilişkin adresleme tablosunu kullanarak:



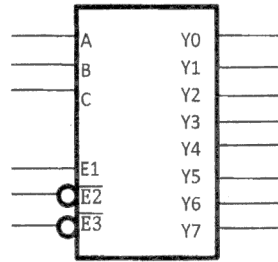
CS	RS2	RS1	Register selected
0	x	x	Data bus in high-impedance state
1	0	0	Port A register
1	0	1	Port B register
1	1	0	Control register
1	1	1	Status register

8 bitlik adres yoluna ve 8 bitlik veri yoluna sahip bir CPU'da A8H adresinden itibaren ardışık adreslere şekilde verilen I/O arayüzünden 1 tanesi yerleştirilmek istenmektedir.

- Sadece lojik kapılar kullanarak adres çözümleme devresini gerçekleştirin. (10p)
- Gerekli adres çözümleme devresini sadece tanımı aşağıda verilen 3x8 dekodere kullanarak gerçekleştiriniz (ek lojik kapı kullanılmayacak). (10p)

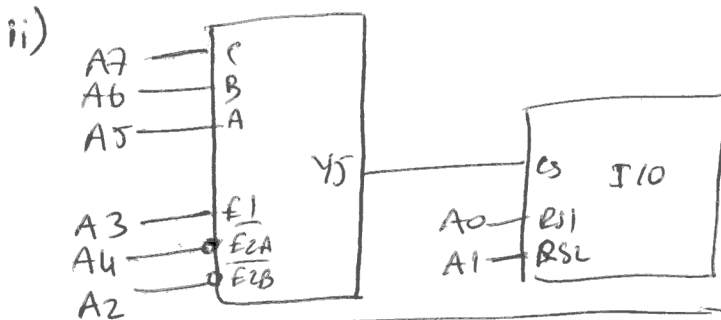
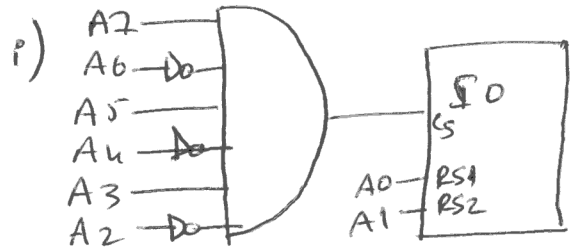
INPUTS				OUTPUTS								SELECTED OUTPUT	
ENABLE		SELECT											
E1	E2	E3	C B A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7		
L	X	X	X	X	L	L	L	L	L	L	L	L	NONE
X	X	H	X	X	L	L	L	L	L	L	L	L	NONE
X	H	X	X	X	L	L	L	L	L	L	L	L	NONE
H	L	L	L	L	H	L	L	L	L	L	L	L	Y0
H	L	L	L	H	L	H	L	L	L	L	L	L	Y1
H	L	L	L	H	L	L	H	L	L	L	L	L	Y2
H	L	L	L	H	H	L	L	H	L	L	L	L	Y3
H	L	L	H	L	L	L	L	H	L	L	L	L	Y4
H	L	L	H	L	H	L	L	L	L	H	L	L	Y5
H	L	L	H	H	L	L	L	L	L	L	H	L	Y6
H	L	L	H	H	H	L	L	L	L	L	L	H	Y7

X: Don't Care, L: Low, H: High



$A8H = 1010\ 1000$   
 $A9H = 1010\ 1001$   
 $AAH = 1010\ 1010$   
 $ABH = 1010\ 1011$

→ 7 I/O adres uclarına  
 → adres çözümleme devresine



1c) Fiziki adresler

IF	W0	B0
00 0111 1100	1111	0100
00 1010 0000	1110	0010
10 0100 1100	1111	0011

index ~

index	set1		set2		set3		set8	
	tag	data	tag	data	tag	data	tag	data
0								
1								
...								
7	07C		0A0		20C			

$07E0 - 07FF$      $0AE0 - 0AFF$      $20E0 - 20FF$